

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 08-047299

(43)Date of publication of application : 16.02.1996

(51)Int.Cl.

H02P 8/02

H03K 17/695

H03K 17/687

(21)Application number : 06-176937

(71)Applicant : SEIKOSHA CO LTD

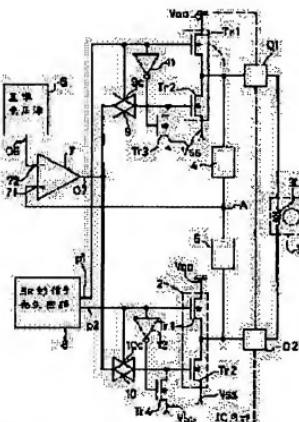
(22)Date of filing : 28.07.1994

(72)Inventor : NAKAMURA HIDEYUKI

(54) LOAD DRIVE CIRCUIT**(57)Abstract:**

PURPOSE: To drive a load with a stable drive voltage regardless of the fluctuation in a power supply voltage.

CONSTITUTION: Impedance elements 4 and 5 connected in series are connected in parallel to a motor 3 and a comparison circuit 7 compares the voltage of a connection point A of each impedance element with a reference voltage and generates an output voltage corresponding to the difference. A drive signal generation circuit 8 alternately applies first and second drive signals to the gate of a first MOS transistor Tr1 of first and second series circuits to drive the motor. A first switching circuit 9 and a second switching circuit 10 are turned on by the first and second drive signals, the output voltage of the comparison circuit 7 is applied to the gate of a second MOS transistor of the first and second series circuits, thus retaining the drive voltage of the motor 3 at a desired value.

**LEGAL STATUS**

[Date of request for examination] 28.03.1996

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number] 2838765

[Date of registration] 16.10.1998

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

(51)Int.Cl.⁶

識別記号

序内整理番号

F I

技術表示箇所

H 02 P 8/02
 H 03 K 17/695
 17/687

H 02 P 8/00 305 A
 H 03 K 17/687 B
 9184-5K 審査請求 未請求 請求項の数2 O L (全6頁) 最終頁に続く

(21)出願番号 特願平6-176937

(71)出願人 000002381

(22)出願日 平成6年(1994)7月28日

株式会社精工舎
東京都中央区京橋2丁目6番21号(72)発明者 中村 秀行
東京都墨田区太平四丁目1番1号 株式会
社精工舎内

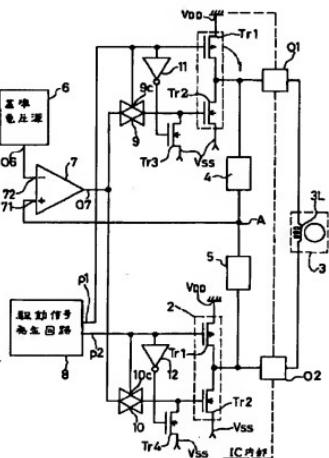
(74)代理人 弁理士 松田 和子

(54)【発明の名称】負荷の駆動回路

(57)【要約】 (修正有)

【目的】電源電圧の変動によらず安定した駆動電圧にて負荷を駆動する。

【構成】モータ3に並列に、直列に接続されたインピーダンス素子4、5を接続してあり、比較回路7はこれら各インピーダンス素子の接続点Aの電圧と基準電圧とを比較し、その差に応じた出力電圧を発生する。駆動信号発生回路8は第1、第2の直列回路それぞれの第1のMOSトランジスタTr1のゲートにそれぞれ第1の駆動信号、第2の駆動信号を交互に印加してモータを駆動する。第1のスイッチング回路9、第2のスイッチング回路10はそれぞれ第1の駆動信号、第2の駆動信号により、オンとなり、比較回路7の出力電圧をそれぞれ第1、第2の直列回路の第2のMOSトランジスタのゲートに印加し、これによりモータ3の駆動電圧を所望の値に保持する。



【特許請求の範囲】

【請求項1】 互いに異なる導電型の第1および第2のMOSトランジスタのドレイン同士を接続してなる第1の直列回路を第1の電源端子と第1の電源端子と異なる電位の第2の電源端子との間に接続し、第1の直列回路と同様の構成の第2の直列回路を第1の電源端子と第2の電源端子との間に接続し、第1の直列回路のドレイン接続点との間に接続した負荷と、

直列接続した一対のインピーダンス素子を上記負荷に並列に接続し、上記各インピーダンス素子の接続点の電圧と基準電圧とを比較してその差に応じた出力を発生する比較回路と、

第1の直列回路の第1のMOSトランジスタを駆動する第1の駆動信号と第2の直列回路の第1のMOSトランジスタを駆動する第2の駆動信号とを交互に発生する駆動信号発生回路と、

第1の駆動信号によってオンとなり、上記比較回路の出力を第1の直列回路の第2のMOSトランジスタのゲートに供給する第1のスイッチング回路と、

第2の駆動信号によってオンとなり、上記比較回路の出力を第2の直列回路の第2のMOSトランジスタのゲートに供給する第1のスイッチング回路とを具備したこととを特徴とする負荷の駆動回路。

【請求項2】 第1の駆動信号が発生されない期間、第1の直列回路の第2のMOSトランジスタのゲートを特定電位に接続する第3のスイッチング回路と、第2の駆動信号が発生されない期間、第2の直列回路の第2のMOSトランジスタのゲートを特定電位に接続する第4のスイッチング回路とを具備したことを特徴とする請求項1記載の負荷の駆動回路。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は負荷の駆動回路、特にステップモータ等の駆動回路に関するものである。

【0002】

【従来の技術】 現在、アナログ電子時計では、指針を駆動する時計ムーブメントの動力としてパルス駆動されるモータを用いており、例えば、1秒毎に極性の変わる駆動パルスにより、ロータを1秒間に180度回転するもの等がある。このようなモータ等の負荷を駆動する駆動回路には次のようなものがある。

【0003】 例えば、図5に示すように、CMOS構成のインバータ1、i2を電源端子VDD、VSSの間に接続し、これらインバータ1、i2の2つの出力端子o1、o2の間にモータmのコイルLを接続してあり、駆動信号発生回路gにより電位レベルの異なる駆動信号をインバータ1、i2の入力端子in1、in2に交互に印加することによりモータmを駆動するものである。

例えば、インバータ1にの入力端子に“H”、インバ

ータ2のそれに“L”を印加すると、図3の矢印cに示す向きに駆動電流が流れる。すなわち、インバータ1、i2の入力端子in1、in2にそれぞれ図6のin1、in2に示すように交互にパルスを印加すると、モータmのコイルLの端子間に同図o1-o2に示すような極性の異なる駆動パルスが印加され、双方に向駆動電流が流れる。ここでは便宜上、図5の矢印cの方向を正としてある。

【0004】

【明発が解決しようとする課題】 このようなものでは、モータmのコイルLの端子間に印加される駆動電圧は電源電圧にはほぼ等しくなっているため、電源電圧の変化により駆動電流にも変化が生じてしまう。例えば、電源として電池を用いる時計等の装置では、電源電圧は一般に使用前では1.6v程度であるが、使用時間を経るに従い徐々に低くなり1.2v程度まで低下し、これにともない駆動電圧も低下するので安定してモータを駆動することが難しい。

【0005】 そこで、本発明の目的は、電源電圧の変動によらず安定した駆動電圧にて負荷を駆動し得る負荷の駆動回路を提供することにある。

【0006】

【課題を解決するための手段】 互いに異なる導電型の第1および第2のMOSトランジスタのドレイン同士を接続してなる第1の直列回路を第1の電源端子と第1の電源端子と異なる電位の第2の電源端子との間に接続する。この第1の直列回路と同様の構成の第2の直列回路を第1の電源端子と第2の電源端子との間に接続し、第1の直列回路のドレイン接続点と第2の直列回路のドレイン接続点との間に負荷を接続する。さらに、直列接続した一対のインピーダンス素子を上記負荷に並列に接続し、上記各インピーダンス素子の接続点の電圧と基準電圧とを比較してその差に応じた出力を発生する比較回路と、第1の直列回路の第1のMOSトランジスタを駆動する第1の駆動信号と第2の直列回路の第1のMOSトランジスタを駆動する第2の駆動信号とを交互に発生する駆動信号発生回路と、第1の駆動信号によってオンとなり、上記比較回路の出力を第1の直列回路の第2のMOSトランジスタのゲートに供給する第1のスイッチング回路と、第2の駆動信号によってオンとなり、上記比較回路の出力を第2の直列回路の第2のMOSトランジスタのゲートに供給する第1のスイッチング回路とを設けることにより、上記目的を達成する。

【0007】 また、第1の駆動信号が発生されない期間、第1の直列回路の第2のMOSトランジスタのゲートを特定電位に接続する第3のスイッチング回路と、第2の駆動信号が発生されない期間、第2の直列回路の第2のMOSトランジスタのゲートを特定電位に接続する第4のスイッチング回路とを設けることが好ましい。

【0008】

【実施例】次に、本発明の一実施例の負荷の駆動回路を説明する。図1は本例の構成を示す電気回路図であり、同図において、Tr1はPチャネル型の第1のMOSトランジスタであり、Tr2はNチャネル型の第2のMOSトランジスタである。

【0009】1、2はそれぞれ、第1の直列回路、第2の直列回路であり、ともに、第1のMOSトランジスタTr1および第2のMOSトランジスタTr2の互いのドレインを接続してなり、第1の電源端子VDD、第2の電源端子VSSとの間に接続されている。第1の直列回路1、第2の直列回路2はそれぞれの第1のMOSトランジスタTr1、第2のMOSトランジスタTr2の互いのドレインの接続点にそれぞれ出力端子O1、O2を接続してある。なお、第1の電源端子VDDは接地され、以下に述べる各端子の電圧を基準としてある。例えば、第2の電源端子VSSは-1.5Vである。

【0010】3は負荷としてのモータであり、そのコイル3Lを第1の直列回路1の出力端子O1と第2の直列回路2の出力端子O2との間に接続してある。

【0011】4、5はインピーダンス素子であり、これらインピーダンス素子4、5は互いに直列に接続し、第1の直列回路1の出力端子O1と第2の直列回路2の出力端子O2との間にコイル3Lと並列して接続してある。これらインピーダンス素子4、5の抵抗値は等しく設定されており、これらインピーダンス素子4、5の接続点の電圧は出力端子O1、O2間の中間電圧となる。また、これらインピーダンス素子としては、図2aに示すように、PN接合ダイオード41、42を互いに逆向きかつ並列にしたもの、また、同図bに示すように同図aのPN接合ダイオード41、42に代わり、ダイオード接続したMOSトランジスタ43、44を用いたもの等が使用できる。また、この他、抵抗を用いてもよく、ICの設計上、チップサイズや消費電流を考慮して最適のものを利用すればよい。

【0012】6は基準電圧源であり、常に一定の基準電圧を発生する。ここで、基準電圧源6の詳細は図3aに示すおりであり、カレントミラー回路CM1を形成する一方のMOSトランジスタTr1およびダイオード接続されたMOSトランジスタTr2を直列に接続し、この接続点に基準電圧の出力端子O6を設け、また、もう一方のMOSトランジスタTr3およびディプレッショング型のMOSトランジスタDTを直列に接続して構成される。ここで、基準電圧源6の動作について述べておくこととする。ディプレッショング型のMOSトランジスタDTはソース、ゲートを接続しており、ドレイン電圧によらず一定の電流が流れ。このMOSトランジスタDTに流れる電流値はカレントミラー回路CM1によりミラー反転され、ダイオード接続されたMOSトランジスタTr2にもこれと等しい値の電流が流れため、出力端子O6からは一定の基準電圧が高出力される。

【0013】7は比較回路であり、正入力端子71にはインピーダンス素子4、5の接続点Aが接続され、負入力端子72には基準電圧源6の出力が接続されており、インピーダンス素子4、5の接続点Aの電圧と基準電圧とを比較してしてその差に応じた出力を発生するものである。比較回路としては様々なものが使用できるが、ここでは、例えば、図3bに示すようなものを用いることとする。その構成、動作について述べると、まず、Pチャネル型のMOSトランジスタTr4のゲートは定電圧源Eに接続され、そのドレイン、ソース間電流は一定に保持されている。また、MOSトランジスタTr4のドレインには、Pチャネル型のMOSトランジスタTr5とNチャネル型のMOSトランジスタTr6を直列に接続してある直列回路73と、Pチャネル型のMOSトランジスタTr7とNチャネル型のMOSトランジスタTr8を直列に接続してある直列回路74とが接続されている。ここで、MOSトランジスタTr5のゲートは負入力端子72として用いられ、基準電圧が印加されおり、MOSトランジスタTr6との接続点には出力端子O7が設けられている。このMOSトランジスタTr6はMOSトランジスタTr8とともにカレントミラー回路CM2を構成している。一方、MOSトランジスタTr7のゲートは正入力端子71として用いられ、インピーダンス素子4、5の接続点Aの電圧が印加され、これに応じた電流が流れ。また、MOSトランジスタTr7に流れる電流はミラー反転され、MOSトランジスタTr6にも流れ、これにより、MOSトランジスタTr3からの定電流をMOSトランジスタTr5とMOSトランジスタTr6とにより互いに引き合うこととなり、それに応じて出力端子O7の電位も上下する。すなわち、出力端子O7の出力電圧は、接続点Aの電圧が基準電圧に比べ低い場合、MOSトランジスタTr6に流れる電流値も増加し、出力電圧は電源端子VSSに引かれて低くなり、逆に、接続点Aの電圧が基準電圧に比べ高い場合、MOSトランジスタTr5に流れる電流値は低下し、出力電圧はMOSトランジスタTr5のドレインに引かれて高くなる。このようにして、比較回路7はインピーダンス素子4、5の接続点Aの電圧と基準電圧とを比較してしてその差に応じた出力を発生するものである。

【0014】8は駆動信号発生回路であり、第1の直列回路1の第1のMOSトランジスタTr1を駆動する第1の駆動信号と第2の直列回路2の第1のMOSトランジスタTr1を駆動する第2の駆動信号とを交互にそれぞれ出力端子p1、p2より発生する。

【0015】9、10はそれぞれ、第1のスイッチング回路、第2のスイッチング回路であり、アナログスイッチからなる。これら、第1のスイッチング回路9、第2のスイッチング回路10は共に比較回路7の出力を受け、それぞれの出力端子は第1の直列回路1、第2の直

回路2の第2のMOSトランジスタTr2のゲートに接続され、また、それぞれの制御端子9c、10cはそれぞれ駆動信号発生回路8の端子p1、p2に接続されており、これらの出力に応じてオン、オフされる。

【0016】Tr3、Tr4はそれぞれ第3、第4のスイッチング回路としてのNチャネル型のMOSトランジスタである。MOSトランジスタTr3はソースを電源端子VSSに、ドレインを第1の直列回路1の第2のMOSトランジスタTr2のゲートに接続しており、また、ゲートにはインバータ1を介して第1の駆動信号が印加される。また、MOSトランジスタTr4はソースを電源端子VSSに、ドレインを第2の直列回路2の第2のMOSトランジスタTr2のゲートに接続しており、また、ゲートにはインバータ1を介して第2の駆動信号が印加される。次に本例の動作について上記各図、図4の波形図を参照しながら説明する。

【0017】まず、モータ3の非駆動状態では、第1、第2の駆動信号それぞれの出力端子p1、p2と共に“L”としてある。これにより、第1の直列回路1および第2の直列回路2のそれぞれの第1のMOSトランジスタTr1はオンとなり、モータ3のコイル3Lの両端は同電位となり、モータ3は非駆動状態となる。なお、このとき、第1のスイッチング回路9、第2のスイッチング回路10はともにオフとされ、第3のスイッチング回路Tr3、第4のスイッチング回路Tr4はともにオフとなっており、第1の直列回路1および第2の直列回路2のそれぞれの第2のMOSトランジスタTr2のゲートは電源端子VSSの電位に接続され、第2のMOSトランジスタTr2はオフとされる。

【0018】次にモータ3を駆動する場合は、図4p1、p2に示すように、第1の駆動信号P1、第2の駆動信号P2を交互に出力する。ここでは、まず、第1の駆動信号P1を出力し出力端子p1を“H”としたすると、第1の直列回路1において、第1のMOSトランジスタTr1はオフとなり、第3のスイッチング回路Tr3がオフとなることによって第2のMOSトランジスタのゲートが電源端子VSSから遮断されるとともに、第1のスイッチング回路9がオンとなることにより、比較回路7の出力電圧が第2のMOSトランジスタTr2のゲートに印加される。

【0019】これにより、第2のMOSトランジスタTr2がオンとなり、第2の直列回路2の出力端子O2から第1の直列回路1の出力端子O1へ駆動電流が流れれる。

【0020】今、図示しないが、電源として用いられる電池が使用して間もないもので電源端子VDD、VSS間の電源電圧がある値、例えば1.5vであるとする。このとき、コイル3Lの両端に特定の電圧が印加され、インピーダンス素子4、5の接続点Aの電圧はある値になるが、これは比較回路7により設定される。比較回路7は

インピーダンス素子4、5の接続点Aの電圧、すなわち、コイル3Lに印加される電圧の1/2の電圧と基準電圧源6の発生する基準電圧とを比較しその差に応じた出力電圧を発生している。ここで、基準電圧源6の発生する基準電圧は、モータ3を駆動するのに最適な電圧をV1としたとき、その1/2の値V1/2だけ電源端子VDDから低い値に設定されており、また、電源端子VDDは接地してあり、接続点Aの電圧は電源端子VDDを基準としており、このとき、比較回路7の出力する電圧はある値となり、この電圧により、第1の直列回路1の第2のMOSトランジスタTr2のオン抵抗はある値に設定されることにより、接続点Aの電圧はV1/2に設定され、コイル3Lの両端にV1が印加される。

【0021】ここで、電池の電圧が低下し、電源端子VDD、VSS間の電源電圧が例えば、1.4vに低下すると接続点Aの電圧が高くなるとするが、上述したように比較回路7は出力する電圧を上げるように働くため、MOSトランジスタのオン抵抗が低くなり、出力端子O1は電源端子VSS側に引かれ、接続点Aの電圧はV1/2だけ電源端子VDDから低い値に設定される。これにより、コイル3Lの両端に印加される電圧はV1に維持される。

【0022】なお、ここで、第1のMOSトランジスタTr1のオン抵抗はインピーダンス素子4、5の抵抗値に比べ無視できる程度高い値に設定している。

【0023】また、第2の駆動信号P2を出して出力端子p2を“H”とした場合も、先に述べた第1の直列回路1の場合同様に、第2の直列回路2において、第2のMOSトランジスタTr2はオフとなり、第3のスイッチング回路Tr4がオフとなることによって第2のMOSトランジスタのゲートが電源端子VSSから遮断される。これとともに、第2のスイッチング回路10がオンとなることにより、比較回路7の出力電圧が第2の直列回路2の第2のMOSトランジスタTr2のゲートに印加され、第2の直列回路2の第2のMOSトランジスタTr2がオフとなり、第1の直列回路1の出力端子O1から第2の直列回路2の出力端子O2に駆動電流が流れれる。このときも比較回路7の動作により、モータ3の駆動電圧は所望の値V1に保持される。

【0024】すなわち、図4p1、p2に示すように、第1の駆動信号P1、第2の駆動信号P2を交互に出力すると、同図O1-O2に示すようにモータ3のには所望の値V1に保持された駆動電圧が供給される。なお、図4O1-O2では、便宜上、第1の直列回路2の出力端子O1から第2の直列回路2の出力端子O2へ流れれる電流を正としてある。

【0025】上述したように、比較回路7は、モータ3のコイル3Lに並列に、直列に接続されたインピーダンス素子4、5を接続し、その接続点Aの電圧を第1の電源端子VDDから駆動電圧の1/2の値だけ低い電圧に設

定された基準電圧と比較するため、電源電圧がモータ3の駆動に最適な値V1程度に低下しても、基準電圧自体が大きく影響されることなく、常に比較回路7はその基準電圧下で動作し、モータ3の駆動電圧は所望のV1に保持することができる。

【0026】また、常に一定の駆動電圧が得られるため、消費電流も抑えることが可能となる。また、今までもないが、モータ3のコイル3Lに並列に、直列に接続されたインピーダンス素子4、5を接続してあるので、インピーダンス素子4、5による消費電流は抑えられている。

【0027】さらに、モータ3の駆動電圧の中点電圧を基準電圧と比較するため、比較回路7も1つで済み、比較回路を設けることに伴うチップサイズおよび消費電流の増加を極力抑えることも可能である。

【0028】

【発明の効果】本発明は、直列に接続され、負荷に並列に接続された一对のインピーダンス素子の各インピーダンス素子の接続点の電圧と基準電圧を比較し、これに応じて負荷の駆動電圧を制御するものである。このため、20電源電圧の変動によらず、常に所望の駆動電圧が得られ、電池を電源に用いる際に問題となる電源電圧の低下の影響を抑えることができる。また、駆動電圧を制御す*

* るため、電源電圧が高い際は必要以上の電力消費を抑えることとなり、消費電力を低減させることとなる。

【図面の簡単な説明】

【図1】本発明の一実施例の構成を示す電気回路図。

【図2】図1の要部の構成を示す電気回路図。

【図3】図1の動作説明のための波形図。

【図4】図1の動作説明のための波形図。

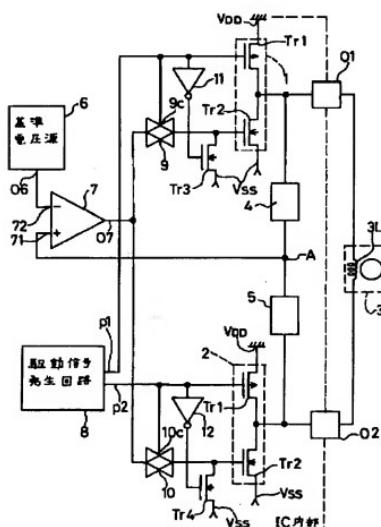
【図5】従来例を示す電気回路図。

【図6】図6の動作説明のための波形図。

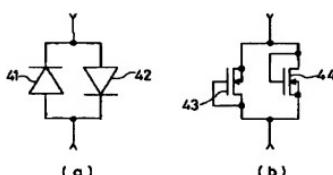
【符号の説明】

1	第1の直列回路
2	第2の直列回路
Tr 1	第1のMOSトランジスタ
Tr 2	第2のMOSトランジスタ
3	モータ(負荷)
4, 5	インピーダンス素子
7	比較回路
8	駆動信号発生回路
9	第1のスイッチング回路
10	第2のスイッチング回路
Tr 3	第3のスイッチング回路
Tr 4	第4のスイッチング回路

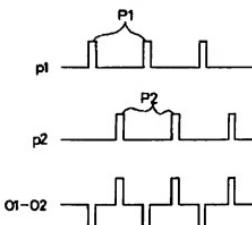
【図1】



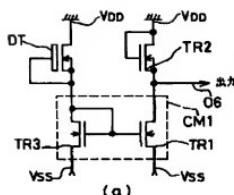
【図2】



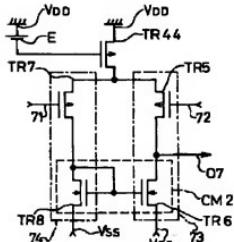
【図4】



【図3】

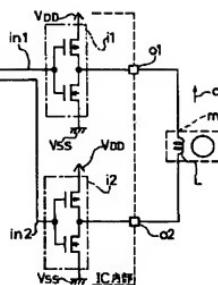


(a)

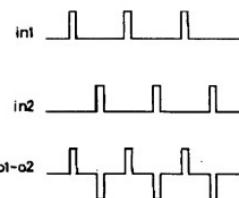


(b)

【図5】



【図6】



フロントページの続き

(51) Int. Cl. *

識別記号

府内整理番号

9184-5K

H I

H O 3 K 17/687

技術表示箇所

E